Characteristics of I/O channels I / O خصائص قنوات

وتمثل قناة I / O امتدادا لمفهوم DMA، قناة I / O لديه القدرة على تنفيذ تعليمات I / O ، والذي يعطي السيطرة الكاملة على عمليات الإدخال / الإخراج في نظام الكمبيوتر مع هذه الأجهزة، وحدة المعالجة المركزية لا تتم تنفيذ تعليمات I / O حيث يتم تخزين هذه التعليمات في الذاكرة الرئيسية ليتم تنفيذها من قبل معالج - خاص الغرض في قناة I / O نفسها. وهكذا، فإن وحدة المعالجة المركزية باشرت بنقل I / O عن طريق إصدار تعليمات لقناة I / O لتنفيذ البرنامج في الذاكرة، سيقوم البرنامج بتحديد الجهاز أو الأجهزة، ومنطقة أو مناطق من الذاكرة للتخزين، والأولوية، والإجراءات الواجب اتخاذها لشروط معينة خطأ، وقناة I / O تتبع هذه التعليمات وضوابط نقل البيانات.

نوعين من قنوات I / O الشائعة، كما هو موضح في الشكل. (Figure: I/O Channel Architecture). **قناة محدد تسيطر على الأجهزة عالية السرعة والمتعددة في وقت واحد، والمخصصة لنقل البيانات مع واحدة من هذه الأجهزة** وهكذا، وقناة I / O تختار جهاز واحد وتقوم بنقل البيانات. كل جهاز أو مجموعة صغيرة من الأجهزة، تتم معالجتها من قبل وحدة تحكم، أو وحدات الادخال / الإخراج، وهذا هو مثل الكثير من وحدات الإدخال / الإخراج التي ناقشناها. وهكذا، فإن قناة I / O تخدم بدلا من وحدة المعالجة المركزية في السيطرة على وحدات التحكم هذه .I / Oمتعدد القنوات يمكن التعامل مع I / O مع أجهزة متعددة في نفس الوقت. لأجهزة السرعة منخفضة، يقبل متعدد البايتات أو ينقل حرفا بأسرع وقت ممكن إلى أجهزة متعددة.

عندما يتم تعليق المعالج، ثم نقل كلمة واحدة الى DMA وإعادة التحكم إلى المعالج.

تجدر الإشارة إلى أن هذه ليست مقاطعة، المعالج لا يحفظ سياق مؤقت معالج للدورة Bus واحدة. وخلال ذلك الوقت المعالج قد يؤدي بعض المهام الأخرى التي لا تنطوي على System Bus، **أسوأ وضع للمعالج سوف يكون الانتظار لبعض الوقت، حتى DMA تطلق Bus.**

العملية هي أن المعالج سوف يذهب ببطئ. لكن العملية هو تعزيز التنفيذ، لأن لنقل كلمة متعددة I / O DMA هو أكثر كفاءة من المقاطعة مدفوعة أو برمجة I / O.

يمكن تكوين آلية DMA بطرق مختلفة. الأكثر شيوعا من بينها ما يلي:

Associative Memories الذاكرة الترابطية

1- Content Addressing عنونة المحتوى

في الذاكرات التقليدية يمكن أن يكون الوصول إلى المعلومات من خلال عنوان الموقع الذي يرد عليه. وهناك حالات أخرى، حيث يتعين على وظيفة عكسية، وبعبارة أخرى، فإن محتويات معروفة من الضروري تحديد الموقع حيث تم تخزين هذه المعلومات.

يجب أن يكون من الممكن تحديد عنوان موقع الذاكرة يكون وسيلة للمحتويات المخزنة فيه. دعا مثل هذه الذاكرات (محتوى -العنونة أو الذاكرات الترابطية) مريحة للغاية لإجراء عمليات بحث موازية من جانب جمع البيانات.

فمن الممكن لمعالجة مثل هذه الذاكرات من البيانات نفسها. عندما الموقع يمكن الوصول إليها، يتم توفير قيمة محتويات الموقع (أو جزء من حقل فرعي للكلمة). ذاكرة يصل إلى جميع المواقع في نفس الوقت وتحدد جميع المواقع التي تطابق محتويات قيمة محددة. ويمكن بعد ذلك سحبها.

عندما يريد خزن كلمة جديدة يتم تحديد عنوان. يتم تخزين كلمة في أي (مكان فارغ) موقع غير مستخدم.

2-Operation of Associative Memories

تشغيل الذاكرات الترابطية

ويفترض كل موقع من الذاكرة لاحتواء حقل الحجم وحقل المحتويات. القيمة التي يلزم أن تكون مطابقة لما تم تحميله في سجل الحجم. هذا بالمقارنة مع محتويات حقل الحجم لكل موقع. السجل مسجل له بت واحد لكل موقع من الذاكرة. أينما مجال الحجم المراد حفظه يطابق مضمون سجل الحجم يتم تعيين بت المقابلة في السجل

3-Applications

ومن الواضح أن **الذاكرات الترابطية ستكون بشكل ملحوظ أكثر تكلفة من الذاكرات العادية المقابلة**. وبناء على ذلك يتم استخدامها فقط في التطبيق ، حيث الوقت المتاح للبحث الترابطي محدود للغاية. وهي تستخدم عادة في أنظمة الذاكرة وذاكرة التخزين الافتراضية.

Cache Coherence Basic Concept

(المبادىء الاساسية لذاكرة التخزين المؤقت)

قد يكون هناك أكثر من ذاكرة التخزين المؤقت في الكمبيوتر . نسخ متعددة من البيانات تنتشر في جميع الكاش يؤدي إلى مشكلة التماسك بين الكاش. النسخ في الكاش متماسكة إذا كانوا جميعا يساوي نفس القيمة. ومع ذلك، إذا كتب أحد المعالجات على قيمة إحدى النسخ، تصبح النسخة غير متناسقة لأنها لم تعد تساوي قيمة النسخ الأخرى. إذا سمحت البيانات لتصبح غير متناسقة (غير متماسكة)، وسيتم نشر نتائج غير صحيحة من خلال النظام، مما يؤدي إلى نتائج نهائية غير صحيحة. وهناك حاجة إلى خوارزميات التماسك مخبأ للحفاظ على مستوى من الاتساق في جميع أنحاء النظام الموازي.

A- Cache–Memory Coherence

(تماسك الذاكرة - ذاكرة التخزين المؤقت)

في نظام ذاكرة التخزين المؤقت واحد، يتم الحفاظ على التماسك بين الذاكرة وذاكرة التخزين المؤقت باستخدام أحد سياسات اثنين:

(1) الكتابة من خلال.

(2) إعادة الكتابة.

عندما تطلب مهمة تعمل على معالج P البيانات في موقع الذاكرة X على سبيل المثال، يتم نسخ محتويات X إلى ذاكرة التخزين المؤقت حيث يتم تمريرها إلى P. عندما يقوم P بتحديث قيمة X في ذاكرة التخزين المؤقت، نسخ في الذاكرة يحتاج أيضا إلى تحديث من أجل الحفاظ على الاتساق. في الكتابة من خلال، يتم تحديث الذاكرة في كل مرة يتم تحديث ذاكرة التخزين المؤقت، بينما في الكتابة مرة أخرى، يتم تحديث الذاكرة فقط عندما يتم استبدال كتلة في ذاكرة التخزين المؤقت. ويوضح الجدول 1 اسياسات العمل.

TABLE 1 Write-Through vs. Write-Back

B- Cache–Cache Coherence

(تماسك ذاكرة التخزين المؤقت- ذاكرة التخزين المؤقت)

في نظام معالجة متعددة، عندما تطلب مهمة تعمل على المعالج P البيانات في موقع الذاكرة العالمية X، على سبيل المثال، يتم نسخ محتويات X إلى ذاكرة التخزين المؤقت المحلية ثم الى P المعالج، حيث يتم تمريره إلى P. الآن، لنفترض المعالج Q أيضا الوصول X. ماذا يحدث إذا س يريد أن يكتب قيمة جديدة على القيمة القديمة من X؟ هناك نوعان من سياسات التماسك الأساسية:

(1) الكتابة- غير فعالة.

(2) كتابة التحديث.

الكتابة- غير فعالة، يحافظ على الاتساق من خلال القراءة من الكاش المحلية حتى تحدث الكتابة. عندما يقوم أي معالج بتحديث قيمة X من خلال الكتابة، يؤدي نشر بت ل X إلى إبطال جميع النسخ الأخرى. على سبيل المثال، يقوم المعالج Q بإبطال كافة النسخ الأخرى من X عند كتابة قيمة جديدة في ذاكرة التخزين المؤقت. هذا يحدد بت ل .X. Q يمكن أن تستمر في تغيير X

دون مزيد من الإخطارات إلى كاش أخرى لأن Q لديه نسخة صالحة فقط من X. ومع ذلك، عندما يريد المعالج P لقراءة X، يجب أن تنتظر حتى يتم تحديث X ويتم مسح البت .

كتابة التحديث على الاتساق من خلال تحديث جميع النسخ على الفور في جميع الكاش. يتم تعيين كل بت أثناء كل عملية الكتابة. بعد أن يتم تحديث جميع النسخ، يتم مسح كل البتات . ويبين الجدول 2 كتابة التحديث مقابل الكتابة غير الفعالة.

TABLE2 Write-Update vs. Write-Invalidate

C- Shared Memory System Coherence

المجموعات الأربع للحفاظ على الاتساق بين جميع الكاش والذاكرة العالمية هي:

. كتابة التحديث والكتابة من خلال؛

. كتابة التحديث واعادة الكتابة؛

. الكتابة-غير الفعالة وكتابة من خلال؛ و

. الكتابة-غير الفعالة وإعادة الكتابة.

إذا سمحنا **لكتابة التحديث والكتابة من خلال** مباشرة على موقع الذاكرة العالمية X، فإن الباص يبدأ في الانشغال وفي نهاية المطاف جميع المعالجات سوف تكون خاملة في انتظار الانتهاء من الكتابة. في **الكتابة التحديث واعادة الكتابة،** يتم تحديث نسخ فقط في جميع الكاش. على العكس من ذلك، إذا اقتصر الكتابة على نسخة من X في ذاكرة التخزين المؤقت Q، تصبح الكاش غير متناسقة على X. تعيين بت يمنع انتشار القيم غير متناسقة من X، ولكن في مرحلة ما، يجب أن يتم تحديث النسخ غير المتناسقة.